

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re PATENT APPLICATION of :  
Sang-Hyeop LEE et al. :  
Serial No.: [NEW] : Mail Stop Patent Application  
Filed: September 22, 2003 : Attorney Docket No. OKI.571  
For: METHOD OF ENCAPSULATING SEMICONDUCTOR DEVICES ON A  
PRINTED CIRCUIT BOARD, AND A PRINTED CIRCUIT BOARD FOR USE IN  
THE METHOD

**CLAIM OF PRIORITY**

U.S. Patent and Trademark Office  
2011 South Clark Place  
Customer Window, Mail Stop Patent Application  
Crystal Plaza Two, Lobby, Room 1B03  
Arlington, VA 22202

Sir:

Applicants, in the above-identified application, hereby claim the priority date  
under the International Convention of the following Korean application:

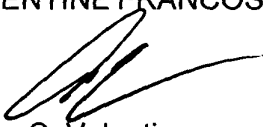
Appln. No. 10-2003-0015394 filed March 12, 2003

as acknowledged in the Declaration of the subject application.

A certified copy of said application is being submitted herewith.

Respectfully submitted,

VOLENTINE FRANCOS, PLLC

  
Adam C. Volentine  
Registration No. 33,289

12200 Sunrise Valley Drive, Suite 150  
Reston, Virginia 20191  
Tel. (703) 715-0870  
Fax. (703) 715-0877

Date: September 22, 2003

# 대한민국 특허청

## KOREAN INTELLECTUAL PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원 번호 : 10-2003-0015394  
Application Number

출원 년 월 일 : 2003년 03월 12일  
Date of Application MAR 12, 2003

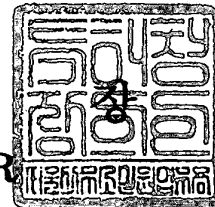
출원인 : 삼성전자주식회사  
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 04 월 25 일

특 허 청

COMMISSIONER





## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0021
【제출일자】	2003.03.12
【국제특허분류】	H01L
【발명의 명칭】	관통홀을 갖는 반도체 모듈용 인쇄회로기판, 이를 이용한 반도체 모듈 및 그 제조방법.
【발명의 영문명칭】	A print circuit board for semiconductor module having a through hole, semiconductor module using the same and manufacturing method of the semiconductor module
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	2003-003435-0
【대리인】	
【성명】	정상빈
【대리인코드】	9-1998-000541-1
【포괄위임등록번호】	2003-003437-4
【발명자】	
【성명의 국문표기】	이상협
【성명의 영문표기】	LEE, Sang Hyeop
【주민등록번호】	670217-1411418
【우편번호】	330-190
【주소】	충청남도 천안시 청수동 219-4 현대아파트 101-706
【국적】	KR
【발명자】	
【성명의 국문표기】	최희국
【성명의 영문표기】	CHOI, Hee Kook
【주민등록번호】	590927-1063639

【우편번호】 330-090

【주소】 충청남도 천안시 쌍용동 653번지 모란아파트 3-1001

【국적】 KR

【심사청구】 청구

【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인  
이영필 (인) 대리인  
정상빈 (인)

【수수료】

【기본출원료】	20 면	29,000 원
【가산출원료】	9 면	9,000 원
【우선권주장료】	0 건	0 원
【심사청구료】	21 항	781,000 원
【합계】	819,000 원	

【첨부서류】 1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

양면 몰딩이 가능한 반도체 모듈용 인쇄회로기판, 이를 사용한 반도체 모듈 및 그 제조방법에 관해 개시한다. 이를 위해 본 발명은 몰딩 공정에서 반도체 모듈용 인쇄회로기판에 봉지수지가 반도체 모듈용 인쇄회로기판을 관통하여 상하 방향으로 흐를 수 있도록 관통홀이 형성된 반도체 모듈용 인쇄회로기판을 제공한다. 따라서 종래에는 단면 몰딩만 가능하던 공정이 양면 몰딩도 가능하게 됨으로 말미암아 생산성을 향상시키고 제조원가를 절감하고, 공정 불량률 감소시킬 수 있다.

**【대표도】**

도 7

【명세서】

【발명의 명칭】

관통홀을 갖는 반도체 모듈용 인쇄회로기판, 이를 이용한 반도체 모듈 및 그 제조방법.  
{A print circuit board for semiconductor module having a through hole, semiconductor module using the same and manufacturing method of the semiconductor module}

【도면의 간단한 설명】

도 1은 종래 기술에 따라 반도체 모듈에 단면 몰딩을 수행하는 공정을 설명하기 위해 도시한 단면도이다.

도 2는 본 발명에 사용되는 웨이퍼 레벨 패키지(WLP: Wafer Level Package)를 설명하기 위해 도시한 단면도이다.

도 3은 본 발명에 의한 반도체 모듈용 인쇄회로기판의 개념을 설명하기 위해 도시한 개략적인 단면도이다.

도 4는 본 발명의 제1 실시예에 의한 반도체 모듈용 인쇄회로기판의 평면도이다.

도 5는 본 발명의 제1 실시예에 의한 반도체 모듈의 제조방법을 설명하기 위해 도시한 단면도이다.

도 6은 본 발명의 제1 실시예에 의한 반도체 모듈 제조방법에서 봉지수지의 흐름을 설명하기 위해 도시한 단면도이다.

도 7은 본 발명의 제2 실시예에 의한 반도체 모듈용 인쇄회로기판의 평면도이다.

1020030015394

도 8 내지 도 10은 본 발명의 제2 실시예에 의한 반도체 모듈 보오드의 제조방법을 설명하기 위해 도시한 단면도들이다.

도 11은 몰딩이 완료된 반도체 패키지를 사용한 반도체 모듈 제조공정을 설명하기 위해 도시한 공정 흐름도(process flowchart)이다.

도 12는 본 발명에 의한 반도체 모듈 제조공정을 설명하기 위해 도시한 공정 흐름도이다.

\* 도면의 주요부분에 대한 부호의 설명 \*

100/101: 반도체 모듈용 인쇄회로기판,	102: 인쇄회로기판 본체,
104: 관통홀,	106: 반도체 패키지 탑재영역,
108: 외부연결용 탭(TAP),	110: 웨이퍼 레벨 패키지,
112: 반도체 칩,	114: 솔더볼,
120: 봉지수지(EMC),	122: 게이트,
130: 더미영역(dummy area),	132: 제1 런너(runner) 형성 영역,
134: 제2 런너 형성 영역.	

### 【발명의 상세한 설명】

### 【발명의 목적】

### 【발명이 속하는 기술분야 및 그 분야의 종래기술】

<19> 본 발명은 반도체 모듈에 관한 것으로, 더욱 상세하게는 몰딩 공정을 용이하게 할 수 있는 반도체 모듈용 인쇄회로기판, 상기 반도체 모듈용 인쇄회로기판을 사용한 반도체 모듈 및 상기 반도체 모듈의 제조방법에 관한 것이다.

1020030015394

<20> 반도체 모듈(module)은, 디램 모듈과 같이 규칙성과 분리성을 가진 몇 개의 반도체 소자가 한 개의 인쇄회로 기판(PCB: Printed Circuit Board)에 탑재되어 정해진 기능을 수행하는 것을 가리킨다. 따라서 반도체 모듈은 단일 부품으로 간주되어 취급된다. 전자 장치에 있어서 내부의 구성요소를 1개의 부품이 아닌 표준화된 부품의 뭉치로 하게 되면, 개인용 컴퓨터(personal computer)와 같은 전자 장치의 조립이 간소화되고, 조립의 자동화에도 많은 도움이 된다.

<21> 최근들어 반도체 소자 제조업자는 반도체 패키지의 크기를 줄이기 위하여 많은 노력을 기울이고 있다. 이는 반도체 패키지가 탑재되는 전자 장치의 크기가 작아지고, 반도체 패키지 제조공정에서 제조원가에도 많은 절감이 되기 때문이다. 따라서 세계적인 반도체 소자 제조업자들은 경쟁적으로 칩 크기 반도체 소자(CSP: Chip scale Package), 웨이퍼 레벨 패키지(WLP: Wafer Level Package)와 같이 소형화되고 진보적인 형태의 반도체 패키지를 경쟁적으로 출하하고 있다.

<22> 이에 따라 반도체 모듈은 집적화를 높이기 위하여 반도체 모듈용 인쇄회로기판 양면에 반도체 패키지를 탑재하고 있다. 그러나 아직까지 반도체 모듈의 양면에 웨이퍼 레벨 패키지(WLP)를 장착하고, 상기 웨이퍼 레벨 패키지를 반도체 모듈용 인쇄회로기판 위에서 직접 몰딩하는 제품은 아직까지 본격적으로 출하되지 않고 있다. 따라서 반도체 모듈에 있어서도 반도체 모듈의 상하면에 몰딩을 수행하는 기술이 필요하다.

<23> 일반적인 인쇄회로기판이나 혹은 BGA(Ball Grid Array)형 반도체 패키지의 기판(substrate) 위에 반도체 칩을 탑재하고 봉합수지로 몰딩하는 방식은 단면 몰딩 방식이다. 이와 관련된 기술이 US 6,083,775호에 "Method of encapsulating a chip" 이란 제목으로 2000년 7월 4일에 특허 등록된 바 있다.



1020030015394

<24> 도 1은 종래 기술에 따라 반도체 모듈에 단면 몰딩을 수행하는 공정을 설명하기 위해 도시한 단면도이다.

<25> 도 1을 참조하면, 대부분의 반도체 모듈은 인쇄회로기판 본체(10)의 양면에 반도체 칩(12)을 탑재하고, 상기 인쇄회로기판 본체(10)의 한쪽씩 봉지수지(14, EMC)를 사용하여 밀봉을 진행한다. 이때, 상기 반도체 칩(12)은 웨이퍼 레벨 패키지(WLP)로서 솔더볼(16) 혹은 솔더범프를 외부연결단자로 사용하여 상기 인쇄회로기판 본체(10)에 부착된다.

<26> 종래 기술에 의한 단면 몰딩을 진행하면, 인쇄회로기판 본체(10) 양면에 있는 반도체 칩(12)을 동시에 몰딩할 수 없기 때문에 윗면(A)에 대한 몰딩을 1차로 수행하고, 다시 아랫면(B)에 대한 몰딩을 2차로 수행한다. 이는 몰딩 장비에서 봉지수지(14)가 몰딩 공간(cavity) 내부로 흘러 들어가는 게이트(18)를 하나밖에 만들 수 없기 때문이다. 상기 게이트(gate, 18)란 봉지수지(14)가 캐비티 내로 주입되는 입구를 말한다.

<27> 따라서 종래 기술에 의한 몰딩 방법은, 인쇄회로기판 본체(10)의 상하면 중 한쪽 면씩 몰딩을 별도로 수행해야 하기 때문에 생산성이 떨어지고, 2회에 걸쳐서 몰딩을 수행하는 과정에서 공정불량이 발생할 확률이 높고, 제조원가가 올라가는 문제점이 있어 개선을 필요로 한다.

#### 【발명이 이루고자 하는 기술적 과제】

<28> 본 발명이 이루고자 하는 기술적 과제는 반도체 모듈용 인쇄회로기판 본체 내에 봉지수지가 흘러갈 수 있는 관통홀을 만들어 한번의 몰딩공정으로 반도체 모듈의 양면에

1020030015394

있는 반도체 패키지를 동시에 몰딩할 수 있는 반도체 모듈용 인쇄회로기판을 제공하는데 있다.

<29> 본 발명이 이루고자 하는 다른 기술적 과제는 상기 반도체 모듈용 인쇄회로기판을 사용한 반도체 모듈을 제공하는데 있다.

<30> 본 발명이 이루고자 하는 또 다른 기술적 과제는 상기 반도체 모듈의 제조방법을 제공하는데 있다.

### 【발명의 구성 및 작용】

<31> 상기 기술적 과제를 달성하기 위한 본 발명의 일 측면에 의한 반도체 모듈용 인쇄회로기판은, 다층기판 형태인 인쇄회로기판 본체와, 상기 인쇄회로기판 본체의 전후면에 형성된 반도체 패키지 탑재영역과, 상기 인쇄회로기판 본체에서 상기 반도체 패키지 탑재영역 외곽에 형성되고 몰딩공정에서 봉합수지(EMC)가 상기 인쇄회로기판 본체의 상하 방향으로 흘러갈 수 있도록 만들어진 관통홀(through hole)을 구비하는 것을 특징으로 한다.

<32> 상기 기술적 과제를 달성하기 위한 본 발명의 다른 측면에 의한 반도체 모듈용 인쇄회로기판은, 다층기판 형태인 인쇄회로기판 본체와, 상기 인쇄회로기판 본체의 전후면에 형성된 반도체 패키지 탑재영역과, 상기 인쇄회로기판의 일측면을 연장시킨 부분으로 몰딩공정에서 사용되는 더미영역(dummy area)과, 상기 더미 영역에 형성되고 몰딩공정에서 봉합수지가 상기 인쇄회로기판 본체의 상하 방향으로 흘러갈 수 있도록 만들어진 관통홀을 구비하는 것을 특징으로 한다.

<33>      상기 다른 기술적 과제를 달성하기 위한 본 발명의 일 측면에 의한 반도체 모듈은, 다층기판 형태인 인쇄회로기판 본체와, 상기 인쇄회로기판 본체의 전후면에 탑재된 웨이퍼 레벨 패키지와, 상기 웨이퍼 레벨 패키지에 양면몰딩을 진행하여 형성되고 상기 웨이퍼 레벨 패키지를 감싸도록 형성된 봉지수지와, 상기 양면 몰딩이 가능하도록 상기 인쇄회로기판 본체에서 상기 웨이퍼 레벨 패키지가 탑재된 영역 외곽에 형성된 관통홀을 구비하는 것을 특징으로 한다.

<34>      상기 또 다른 기술적 과제를 달성하기 위한 본 발명의 일 측면에 의한 반도체 모듈 제조방법은, 관통홀을 갖는 반도체 모듈용 인쇄회로기판을 준비하는 단계와, 상기 반도체 모듈용 인쇄회로기판의 전후면에 웨이퍼 레벨 패키지를 탑재하는 단계와, 상기 인쇄회로기판 본체를 몰딩 장비로 로딩하는 단계와, 상기 몰딩 장비에서 상기 인쇄회로기판의 한 면에 존재하는 게이트로 봉지수지를 흘리는 단계와, 상기 한 면의 게이트를 통해 흘러온 봉지수지가 상기 관통홀을 통해 상기 인쇄회로기판의 전후면으로 흘러가 상기 인쇄회로기판 전후면에 있는 웨이퍼 레벨 패키지를 동시에 몰딩하는 단계를 구비하는 것을 특징으로 한다.

<35>      상기 또 다른 기술적 과제를 달성하기 위한 본 발명의 다른 측면에 의한 반도체 모듈 제조방법은, 더미 영역에 관통홀이 형성된 반도체 모듈용 인쇄회로기판을 준비하는 단계와, 상기 반도체 모듈용 인쇄회로기판의 전후면에 웨이퍼 레벨 패키지를 탑재하는 단계와, 상기 반도체 모듈용 인쇄회로기판을 몰딩 장비로 로딩하는 단계와, 상기 몰딩 장비에서 더미영역으로 한면의 게이트로 봉지수지를 흘리는 단계와, 상기 봉지수지가 상기 더미 영역의 관통홀을 통해 상기 반도체 모듈용 인쇄회로기판의 전후면으로 흘러가 상기 인쇄회로기판 전후면의 웨이퍼 레벨 패키지를 동시에 몰딩하는 단계와, 상기 성형

이 완료된 반도체 모듈용 인쇄회로기판에서 상기 더미영역을 제거하는 단계를 구비하는 것을 특징으로 한다.

<36> 본 발명의 바람직한 실시예에 의하면, 상기 반도체 패키지는 웨이퍼 레벨 패키지로써 메모리 기능을 수행하는 디램 소자인 것이 적합하고; 인쇄회로기판 본체는 그 크기가 국제적 규격에 의하여 통일되게 정해진 것이 적합하다.

<37> 바람직하게는, 상기 반도체 모듈의 관통홀은 봉지수지로 채워진 것이 적합하다.

<38> 또한 본 발명의 바람직한 실시예에 의하면, 상기 반도체 모듈 제조방법에서 더미영역을 제거하는 방법은 블레이드를 이용한 절단방법 혹은 프레스 장비에서 물리적 힘을 상기 더미 영역에 인가하여 제거할 수 있다.

<39> 본 발명에 따르면, 반도체 모듈용 인쇄회로기판의 구조를 개선하여 단면 몰딩 공정 대신에 양면 몰딩 공정을 적용함으로써, 반도체 모듈 제조공정에서 생산성을 향상시키고, 공정 불량률 감소시키며, 제조원가를 절감할 수 있다.

<40> 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하기로 한다. 그러나, 아래의 상세한 설명에서 개시되는 실시예는 본 발명을 한정하려는 의미가 아니라, 본 발명이 속한 기술분야에서 통상의 지식을 가진 자에게, 본 발명의 개시가 실시 가능한 형태로 완전해지도록 발명의 범주를 알려주기 위해 제공되는 것이다.

<41> 본 명세서에서 말하는 웨이퍼 레벨 패키지는 가장 넓은 의미로 사용하고 있으며 도면에 도시된 것과 같은 특정한 형상만을 한정하는 것이 아니다.

<42> 본 발명은 그 정신 및 필수적 특징을 이탈하지 않고 다른 방식으로 실시할 수 있다. 예를 들면, 상기 인쇄회로패턴의 관통홀의 형상은 원형이지만 그 형상에 대하여

1020030015394

는 당업자의 수준에서 얼마든지 많은 변형을 가할 수 있다. 또한 본 발명에서는 반도체 디램 모듈을 중심으로 바람직한 실시예를 설명하였으나, 이는 디램 뿐만 아니라 다른 기능을 수행하는 반도체 모듈에도 얼마든지 적용이 가능하다. 따라서, 아래의 바람직한 실시예에서 기재한 내용은 예시적인 것이며 한정하는 의미가 아니다.

<43> 도 2는 본 발명에서 사용되는 웨이퍼 레벨 패키지(WLP)를 설명하기 위해 도시한 단면도이다.

<44> 도 2를 참조하면, 본 발명에서 사용되는 반도체 패키지는 웨이퍼 레벨 패키지로서 반도체 칩(112)에 봉지수지(EMC)가 몰딩되지 않은 형태의 반도체 패키지이다. 종래에는 반도체 패키지가 봉지수지에 의하여 몰딩된 형태로 반도체 모듈용 인쇄회로기판 위에 탑재되었다. 그러나 최근에는 반도체 모듈의 크기를 축소시키고 원가를 절감하기 위해 반도체 칩(112)에 곧바로 외부연결단자, 예컨대 솔더볼(114)이나 솔더범프(solder bump)를 부착하고 이를 곧바로 반도체 모듈용 인쇄회로기판에 장착하고 금속캡(metal cap)과 같은 밀봉수단으로 감싸는 기술이 사용된다.

<45> 도 3은 본 발명에 의한 반도체 모듈용 인쇄회로기판의 개념을 설명하기 위해 도시한 개략적인 단면도이다.

<46> 도 3을 참조하면, 본 발명에 의한 반도체 모듈용 인쇄회로기판(100)은, 봉지수지가 인쇄회로기판 본체(102)를 관통하여 상하 방향으로 흘러갈 수 있는 관통홀(104)이 존재하는 특징이 있다. 상기 관통홀(104)의 크기 및 형태는 봉지수지가 흘러갈 수 있으면 어떤 것이든 가능하며 당업자의 수준에서 많은 변형이 가능하다.

1020030015394

<47>      상기 반도체 모듈의 기본 본체로 사용되는 다층기판 형태의 인쇄회로기판 본체 (102)는, 일반적인 것으로서 반도체 메모리 모듈, 예컨대 디램 모듈(DRAM Module)인 경우 상기 인쇄회로기판 본체(102)의 가로, 세로 및 두께 등의 크기가 국제적 규격으로 정해져 있다.

<48>      제1 실시예

<49>      도 4는 본 발명의 제1 실시예에 의한 반도체 모듈용 인쇄회로기판의 평면도이다.

<50>      도 4를 참조하면, 본 발명의 제1 실시예에 의한 반도체 모듈용 인쇄회로기판의 구조는, 인쇄회로기판 본체(102), 상기 인쇄회로기판 본체(102)의 전후면에 형성된 반도체 패키지 탑재영역(106) 및 상기 인쇄회로기판 본체(102)에서 상기 반도체 패키지 탑재영역(106) 외곽에 형성된 관통홀(104) 및 상기 인쇄회로기판 본체(102)의 끝단에 형성된 탭(tap, 108)으로 이루어진다.

<51>      본 발명에 의한 인쇄회로기판 본체(102)는 다층 기판, 바람직하게는 6개의 도전층이 내부에 적층된 기판이며 이러한 적층 갯수는 필요에 따라 변화시킬 수 있다. 또한 상기 인쇄회로기판 본체(102)는 반도체 메모리 모듈용으로 사용되는 것으로, 상기 인쇄회로기판 본체(102)는 일반적인 반도체 메모리 모듈용 인쇄회로기판이 갖는 다른 특징들을 모두 포함할 수 있다.

<52>      상기 반도체 패키지 탑재영역(106)은, 웨이퍼 레벨 패키지, 즉 몰딩이 수행되지 않은 형태의 반도체 패키지가 탑재되는 영역이다. 이러한 반도체 패키지에 대한 예는 도2에 나타나 있다. 본 발명과 같이 반도체 디램 모듈인 경우, 상기 웨이퍼 레벨 패키지는

상기 인쇄회로기판 본체(102)의 전후면에 있는 반도체 패키지 탑재영역(106)에 약 6~24 개 사이에서 탑재될 수 있다.

<53>        상기 관통홀(104)은 본 발명의 목적을 달성하는 주요 수단이 된다. 몰딩 장비에서 상기 인쇄회로기판 본체(102)의 한쪽면 예컨대 윗면 혹은 아랫면에 있는 게이트(gate)로 흘러온 봉지수지(EMC)가 상기 관통홀(104)을 통하여 상기 인쇄회로기판 본체(102)를 관통하여 상하 방향으로 흐를 수 있다. 따라서, 상기 인쇄회로기판 본체(102)의 전후면에 탑재된 웨이퍼 레벨 패키지는 상기 관통홀(104)의 기능에 의하여 양면에서 동시에 몰딩된다.

<54>        상기 탭(108)은 일반적인 반도체 패키지의 골격재로 사용되는 리드프레임(leadframe)이나, BGA(Ball Grid Array)/CSP(Chip Scale Package)의 골격재로 사용되는 기판(substrate)에는 존재하지 않는다. 상기 탭(108)은 본 발명과 같이 반도체 모듈용 인쇄회로기판(100)에만 존재한다. 따라서 반도체 모듈, 예컨대 반도체 디램 모듈이 일반적인 전자장비의 주기판(main board)에 연결될 때 사용된다.

<55>        도 5는 본 발명의 제1 실시예에 의한 반도체 모듈의 제조방법을 설명하기 위해 도시한 단면도이다.

<56>        도 5를 참조하면, 먼저 도 4와 같은 관통홀을 갖는 반도체 모듈용 인쇄회로기판(100)을 준비한다. 이어서 상기 반도체 모듈용 인쇄회로기판(100)의 전후면에 에 있는 반도체 패키지 탑재영역에 반도체 패키지(110), 예를 들면 웨이퍼 레벨 패키지(WLP)를 탑재한다. 상기 웨이퍼 레벨 패키지(110)는 솔더볼 혹은 솔더 범프(solder bump)를 외부 연결단자로 사용하고, 이를 이용하여 반도체 모듈용 인쇄회로기판(100)에 쉽게 탑재된다.

<57>      상기 반도체 패키지(110)가 탑재된 반도체 모듈용 인쇄회로기판(100)은 몰딩을 위해 몰딩 장비로 로딩(loading)된다. 계속해서, 통상의 방법에 따라 봉합수지(120)를 몰딩장비에 있는 게이트(122)를 통해 흘리되 상기 게이트(122)는 반도체 모듈용 인쇄회로기판(100)의 아랫 방향에 형성되어 있다. 상기 아랫 방향에서 흘러온 봉지수지(120)는 관통홀을 통해 상기 반도체 모듈용 인쇄회로기판(100)의 상하 방향으로 흘러간다. 따라서 반도체 모듈용 인쇄회로기판(100)의 전후면에 있는 반도체 패키지(110)의 양면은 동시에 한번에 몰딩된다. 도면에서는 게이트(122)를 반도체 모듈용 인쇄회로기판(100) 아래에 존재하였으나, 이는 위에 존재해도 무방하다.

<58>      도 6은 본 발명의 제1 실시예에 의한 반도체 모듈 제조방법에서 봉지수지의 흐름을 설명하기 위해 도시한 단면도이다.

<59>      도 6을 참조하면, 종래 기술에 의한 단면 몰딩 공정은 하나의 게이트에서 봉지수지가 반도체 모듈용 인쇄회로기판(100)의 위아래로 넘나들 수 없기 때문에 2회에 걸친 단면 몰딩을 수행해야 하였다. 그러나 본 발명에서는 상부금형(210)과 하부 금형(220)으로 이루어진 몰드 장비에 반도체 모듈용 인쇄회로기판(100)을 로딩하고, 봉지수지(120)를 주입구(230)를 통해 흘리면, 상기봉지수지(120)가 반도체 모듈용 인쇄회로기판(100)의 관통홀을 통해 도면의 화살표 방향과 같이 위아래로 넘나들 수 있다(도면 C부분 참조). 따라서 반도체 모듈용 인쇄회로기판(100)의 상하면에 있는 반도체 패키지에 대한 몰딩이 1회의 공정으로 양면 몰딩을 할 수 있다. 이에 따라, 생산성이 향상되고, 공정불량이 발생하는 횟수를 2회에서 1회로 줄일 수 있기 때문에 전체적인 공정불량이 감소하게 되며, 반도체 모듈의 제조원가를 절감할 수 있게 된다.



<60> 이어서 도 4 내지 도 6을 참조하여 본 발명의 제1 실시예에 의한 반도체 모듈의 구조 및 특징에 대하여 설명한다.

<61> 본 발명의 제1 실시예에 의한 반도체 모듈의 구조는, 다층기판 형태인 인쇄회로기판 본체(102), 상기 인쇄회로기판 본체(102)의 전후면에 있는 반도체 패키지 탑재영역(106)에 탑재된 웨이퍼 레벨 패키지(110), 상기 웨이퍼 레벨 패키지(110)을 양면 몰딩 방식의 공정에 의해 감싸는 봉지수지(120) 및 상기 양면 몰딩이 가능하도록 상기 인쇄회로기판 본체(102)에서 상기 웨이퍼 레벨 패키지(110)가 탑재된 영역 외곽에 형성된 관통홀(104)로 이루어진다.

<62> 이때 상기 관통홀(104)은 양면 몰딩을 수행하는 과정에서 봉지수지(120)가 내부를 채우기 때문에 단면 몰딩 방식으로 제조된 반도체 모듈에서는 발견할 수 없는 구조이며, 종래 기술에 따라 제조된 반도체 모듈과 비교할 때 차이를 나타내는 본 발명의 특징이 될 수 있다.

<63> 제2 실시예

<64> 상술한 제1 실시예는 반도체 모듈 제조공정에서 2회의 단면 몰딩을 1회의 양면 몰딩으로 개선시키는 효과는 있었지만, 상기 관통홀을 형성할 수 있는 공간을 확보하는 것은 쉽지 않다. 즉, 복잡한 구조로 만들어진 다층기판 형태의 인쇄회로기판 본체에서 관통홀을 뚫을 공간을 확보하기 위해 인쇄회로의 배치를 다시해야 하는 문제점이 있다. 또한 제한된 반도체 모듈용 인쇄회로기판(100)의 크기 내에서 관통홀을 형성할 공간을 확

1020030015394

보하는 것은 또 다른 공정 문제를 야기할 수 있다. 이는 반도체 모듈용 인쇄회로기판

(100)의 크기가 국제적으로 규격화되어 임의로 늘릴 수 없기 때문이다.

<65> 본 실시예에는 이러한 문제점을 극복하기 위하여 규격화된 반도체 모듈용 인쇄회로기판 내에 관통홀을 형성하지 않고, 더미영역을 반도체 모듈용 인쇄회로기판과 인접하여 추가로 만들고 상기 더미 영역에 관통홀을 만드는 방법이다. 상기 더미영역은 몰딩 공정이 끝나면 제거된다.

<66> 도 7은 본 발명의 제2 실시예에 의한 반도체 모듈용 인쇄회로기판의 평면도이다.

<67> 도 7을 참조하면, 본 발명의 제2 실시예에 의한 반도체 모듈용 인쇄회로기판(101)은 구조는, 다층기판 형태인 인쇄회로기판 본체(102)와, 상기 인쇄회로기판 본체(102)의 전후면에 형성된 반도체 패키지 탑재영역(106)과, 양면 몰딩을 위해 상기 인쇄회로기판 본체(102)와 인접한 일측면을 연장시킨 더미영역(Dummy area, 130)과, 상기 더미영역(130)에 형성되고 몰딩공정에서 봉지수지(EMC)가 상기 인쇄회로기판 본체(102)를 관통하여 흘러갈 수 있는 관통홀(104)과, 상기 관통홀(104)이 존재하는 곳과 대향된 곳에 존재하는 탭(108)을 포함한다.

<68> 상기 더미 영역(130)의 제1 런너(runner) 영역(134)은 봉지수지(EMC)가 상기 인쇄회로기판 본체(102)의 한쪽면을 통해 흘러가는 영역을 가리키고, 상기 제2 런너 영역(132)은 상기 관통홀(104)을 통하여 봉지수지가 상기 인쇄회로기판 본체(102)의 상하면으로 확장되어 흐르는 영역을 가리킨다. 상기 런너(runner)는 몰딩장비에서 봉지수지가 흘러가는 경로(path)을 가리킨다.

1020030015394

- <69> 상기 더미영역(130)은 본 실시예의 실현에 주요한 수단이 된다. 즉, 인쇄회로기판 본체(102) 내부에 관통홀(104)을 형성하는 것이 어렵기 때문에, 상기 더미영역(130)에 관통홀을 형성하여 양면 몰딩 공정을 수행할 수 있기 때문이다. 또한, 상기 더미 영역(130)은 몰딩 공정이 끝나고 제거된다. 따라서, 상기 인쇄회로기판 본체(102)의 크기는 더 커지지 않고 국제적으로 규격화된 크기를 유지할 수 있다. 따라서, 본 발명의 제2 실시예에 의한 반도체 모듈은 제조가 완료되면 관통홀(104)을 내부에 포함하지 않게 된다.
- <70> 도 8 내지 도 10은 본 발명의 제2 실시예에 의한 반도체 모듈 보오드의 제조방법을 설명하기 위해 도시한 단면도들이다.
- <71> 도 8을 참조하면, 먼저 다층 기판 형태이고, 더미영역에 관통홀이 있는 반도체 모듈용 인쇄회로기판(101)을 준비한다(도7 참조). 이어서 반도체 패키지(110), 예컨대 웨이퍼 레벨 패키지(도2 참조)를 상기 반도체 모듈용 인쇄회로기판(101)의 상하면에 탑재한다.
- <72> 상기 반도체 패키지(110)가 탑재된 반도체 모듈용 인쇄회로기판(101)은 몰딩공정을 수행하기 위해 몰딩 장비로 로딩(loading)된다. 이어서 상기 몰딩 장비에서 상기 인쇄회로기판(101)의 한쪽면에 형성된 게이트(132)를 통해 봉지수지(120)를 흘린다. 이때, 몰딩 장비의 상하 금형에 대해서는 도 6에서 도시하였기 때문에 도시를 생략하였다. 상기 봉지수지(120)는 관통홀을 통해 상기 인쇄회로기판(101)의 상하면으로 흘러 상기 인쇄회로기판(101) 상하면에 탑재된 웨이퍼 레벨 패키지(110)를 양면으로 동시에 몰딩하게 된다.
- <73> 도 9 및 도 10을 참조하면, 상기 양면 몰딩 공정이 끝난 후, 더미 영역(130)을 제거한다. 상기 더미영역(130)을 제거하는 방법은 소우 블레이드(saw blade)와 같은 도구

를 사용하여 절단하여 제거(도면의 D)할 수도 있고, 프레스(press) 장비에서 더미영역(130)에 강한 물리적인 힘을 가하여 제거할 수도 있다. 따라서 반도체 모듈용 인쇄회로기판(101)의 크기는 도 10과 같이 규격화된 크기가 되고, 양면 몰딩을 위하여 추가로 형성된 부분, 예컨대 관통홀이나 제2 런너 영역(134)은 더미영역(130)과 함께 제거된다.

<74> 도 11은 몰딩이 완료된 반도체 패키지를 사용한 반도체 모듈 제조공정을 설명하기 위해 도시한 공정 흐름도(process flowchart)이고, 도 12는 본 발명에 의한 반도체 모듈 제조공정을 설명하기 위해 도시한 공정 흐름도이다.

<75> 도 11을 참조하면, 일반적으로 몰딩을 완료한 반도체 패키지를 사용하여 디램 모듈과 같은 반도체 모듈을 제조하는 과정은, 웨이퍼 상태의 전기적 검사, 몰딩공정이 포함된 반도체 패키지 조립공정의 수행, 반도체 패키지 상태의 전기적 검사, 반도체 패키지 상태의 번인 검사(burn-in test), 반도체 모듈 조립 및 반도체 모듈의 전기적 검사 순서로 이루어진다.

<76> 도 12를 참조하면, 본 발명과 같이 웨이퍼 레벨 패키지를 직접 반도체 모듈용 인쇄회로기판에 붙이고 양면 몰딩을 하게되면, 반도체 모듈을 제조하는 과정이 웨이퍼 상태의 번인 검사, 웨이퍼 상태의 전기적 검사, 반도체 패키지 및 반도체 모듈 조립을 동시에 수행, 모듈 상태의 전기적 검사 순서로 이루어진다. 따라서 많은 공정을 뛰어넘을 수 있기 때문에 반도체 모듈의 제조업자에게는 공정을 단순화시키고, 제조원가를 절감하는 효과를 얻을 수 있다.

<77> 본 발명은 상기한 실시예에 한정되지 않으며, 본 발명이 속한 기술적 사상 내에서 당 분야의 통상의 지식을 가진 자에 의해 많은 변형이 가능함이 명백하다.

1020030015394

【발명의 효과】

<78> 따라서, 상술한 본 발명에 따르면, 반도체 모듈용 인쇄회로기판의 구조를 관통홀을 갖는 형태로 개선하여 단면 몰딩 공정 대신에 양면 몰딩 공정을 적용함으로써, 첫째 반도체 모듈 제조공정의 생산성을 향상시키고, 둘째, 반도체 모듈 제조공정에서 발생하는 공정 불량률을 감소시킬 수 있고, 셋째 반도체 모듈의 제조원가를 절감할 수 있다.

1020030015394

**【특허청구범위】**

**【청구항 1】**

다층기판 형태인 인쇄회로기판 본체;  
상기 인쇄회로기판 본체의 전후면에 형성된 반도체 패키지 탑재영역; 및  
상기 인쇄회로기판 본체에서 상기 반도체 패키지 탑재영역 외곽에 형성되고 몰딩공  
정에서 봉합수지(EMC)가 상기 인쇄회로기판 본체의 상하 방향으로 흘러갈 수 있도록 만  
들어진 관통홀(through hole)을 구비하는 것을 특징으로 하는 반도체 모듈용 인쇄회로기  
판.

**【청구항 2】**

제1항에 있어서,  
상기 반도체 패키지 탑재 영역은 웨이퍼 레벨 패키지가 탑재되는 영역인 것을 특징  
으로 하는 반도체 모듈용 인쇄회로기판.

**【청구항 3】**

제1항에 있어서,  
상기 인쇄회로기판 본체는 한쪽 끝단에 다른 인쇄회로기판과의 연결을 위한 탭  
(tap)이 있는 것을 특징으로 하는 반도체 모듈용 인쇄회로기판.

**【청구항 4】**

제1항에 있어서,  
상기 인쇄회로기판 본체는 반도체 메모리 모듈용인 것을 특징으로 하는 반도체 모  
듈용 인쇄회로기판.

1020030015394

【청구항 5】

제4항에 있어서,  
상기 반도체 메모리 모듈은 디램(DRAM) 모듈인 것을 특징으로 하는 반도체 모듈용 인쇄회로기판.

【청구항 6】

제1항에 있어서,  
상기 인쇄회로기판 본체의 크기는 국제적 규격에 의하여 통일되게 정해진 것을 특징으로 하는 반도체 모듈용 인쇄회로기판.

【청구항 7】

다층기판 형태인 인쇄회로기판 본체;  
상기 인쇄회로기판 본체의 전후면에 탑재된 웨이퍼 레벨 패키지;  
상기 웨이퍼 레벨 패키지에 양면몰딩을 진행하여 형성되고 상기 웨이퍼 레벨 패키지를 감싸도록 형성된 봉지수지; 및  
상기 양면 몰딩이 가능하도록 상기 인쇄회로기판 본체에서 상기 웨이퍼 레벨 패키지가 탑재된 영역 외곽에 형성된 관통홀을 구비하는 것을 특징으로 하는 반도체 모듈.

【청구항 8】

제7항에 있어서,  
상기 관통홀은 봉지수지로 채워진 것을 특징으로 하는 반도체 모듈.

1020030015394

【청구항 9】

제7항에 있어서,

상기 웨이퍼 레벨 패키지는 메모리 소자인 것을 특징으로 하는 반도체 모듈.

【청구항 10】

제7항에 있어서,

상기 메모리 소자는 디램인 것을 특징으로 하는 반도체 모듈.

【청구항 11】

제7항에 있어서,

상기 인쇄회로기판 본체의 크기는 국제적 규격에 의하여 통일되게 정해진 것을 특징으로 하는 반도체 모듈.

【청구항 12】

관통홀을 갖는 반도체 모듈용 인쇄회로기판을 준비하는 단계;

상기 반도체 모듈용 인쇄회로기판의 전후면에 웨이퍼 레벨 패키지를 탑재하는 단계;

상기 반도체 모듈용 인쇄회로기판을 몰딩 장비로 로딩하는 단계;

상기 몰딩 장비에서 상기 인쇄회로기판의 한 면에 존재하는 게이트로 봉지수지를 흘리는 단계; 및

상기 한 면의 게이트를 통해 흘러온 봉지수지가 상기 관통홀을 통해 상기 인쇄회로기판의 전후면으로 흘러가 상기 인쇄회로기판 전후면에 있는 웨이퍼 레벨 패키지를 동시



1020030015394

에 몰딩하는 단계를 구비하는 것을 특징으로 하는 반도체 모듈용 인쇄회로기판을 이용한 반도체 모듈 제조방법.

【청구항 13】

제12항에 있어서,  
상기 한 면의 게이트는 상기 인쇄회로기판의 아래 방향에 형성된 것을 특징으로 하는 반도체 모듈 제조방법.

【청구항 14】

제12항에 있어서,  
상기 한 면의 게이트는 상기 인쇄회로기판의 위 방향에 형성된 것을 특징으로 하는 반도체 모듈 제조방법.

【청구항 15】

다층기판 형태인 인쇄회로기판 본체;  
상기 인쇄회로기판 본체의 전후면에 형성된 반도체 패키지 탑재영역;  
상기 인쇄회로기판의 일측면을 연장시킨 부분으로 몰딩공정에서 사용되는 더미영역 (dummy area);  
상기 더미 영역에 형성되고 몰딩공정에서 봉합수지가 상기 인쇄회로기판 본체의 상하 방향으로 흘러갈 수 있도록 만들어진 관통홀을 구비하는 것을 특징으로 하는 반도체 모듈용 인쇄회로기판.

【청구항 16】

제15항에 있어서,

상기 인쇄회로기판 본체의 크기는 국제적 규격에 의하여 통일되게 정해진 것을 특징으로 하는 반도체 모듈용 인쇄회로기판.

【청구항 17】

제15항에 있어서,

상기 더미 영역은 반도체 모듈의 제조가 완료되면 제거되는 영역인 것을 특징으로 하는 반도체 모듈용 인쇄회로기판.

【청구항 18】

제15항에 있어서,

상기 반도체 패키지 탑재영역은 웨이퍼 레벨 패키지가 탑재되는 영역인 것을 특징으로 하는 반도체 모듈용 인쇄회로기판.

【청구항 19】

더미 영역에 관통홀이 형성된 반도체 모듈용 인쇄회로기판을 준비하는 단계;

상기 반도체 모듈용 인쇄회로기판의 전후면에 웨이퍼 레벨 패키지를 탑재하는 단계;

상기 반도체 모듈용 인쇄회로기판을 몰딩 장비로 로딩하는 단계;

상기 몰딩 장비에서 더미영역으로 한면의 게이트로 봉지수지를 흘리는 단계;

상기 봉지수지가 상기 더미 영역의 관통홀을 통해 상기 반도체 모듈용 인쇄회로기판의 전후면으로 흘러가 상기 인쇄회로기판 전후면의 웨이퍼 레벨 패키지를 동시에 몰딩하는 단계; 및

1020030015394

상기 성형이 완료된 반도체 모듈용 인쇄회로기판에서 상기 더미영역을 제거하는 단계를 구비하는 것을 특징으로 하는 반도체 모듈용 인쇄회로기판을 이용한 반도체 모듈 제조방법.

【청구항 20】

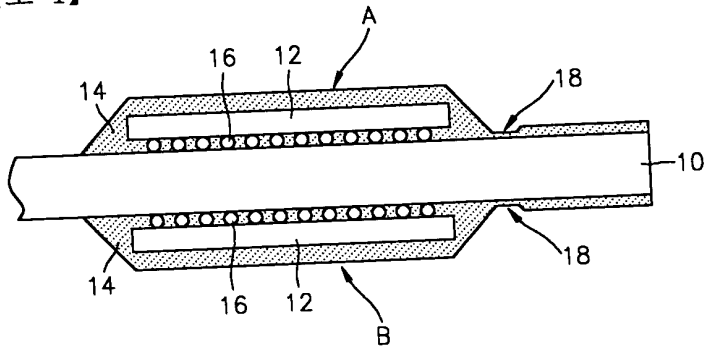
제18항에 있어서,  
상기 더미영역을 제거하는 방법은 블레이드(blade)를 이용한 절단방법으로 제거하는 것을 특징으로 하는 반도체 모듈 제조방법.

【청구항 21】

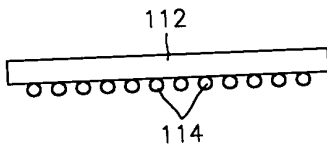
제18항에 있어서,  
상기 더미 영역을 제거하는 방법은 프레스(press) 장비에서 물리적 힘을 상기 더미 영역에 인가하여 제거하는 것을 특징으로 하는 반도체 모듈 제조방법.

【도면】

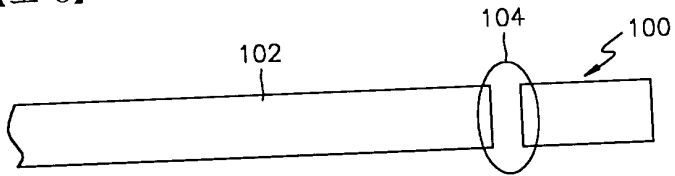
【도 1】



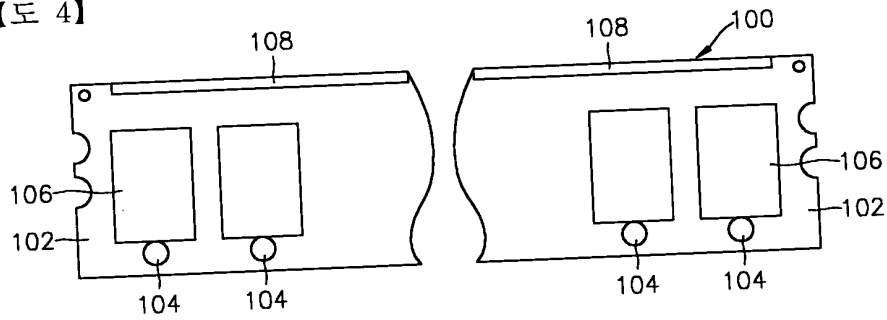
【도 2】



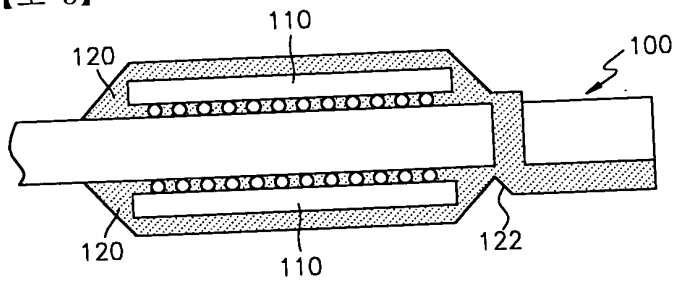
【도 3】



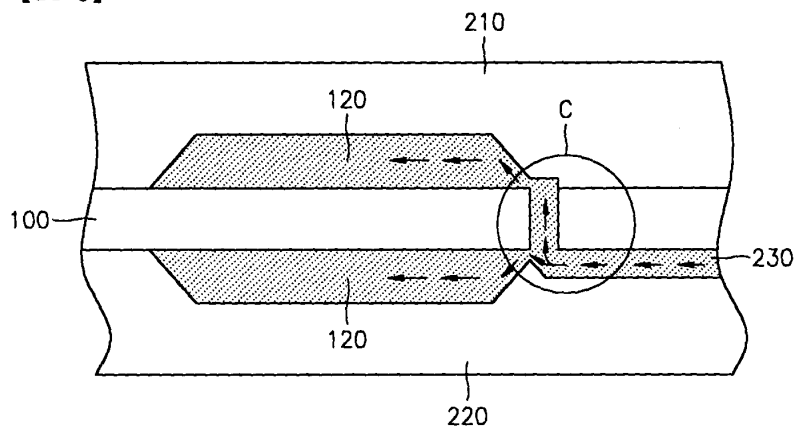
【도 4】



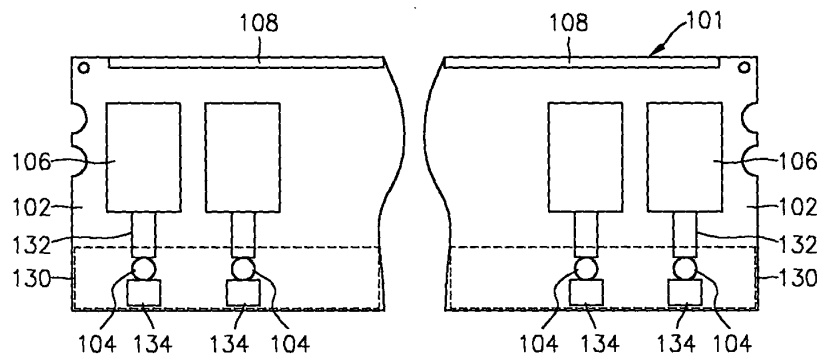
【도 5】



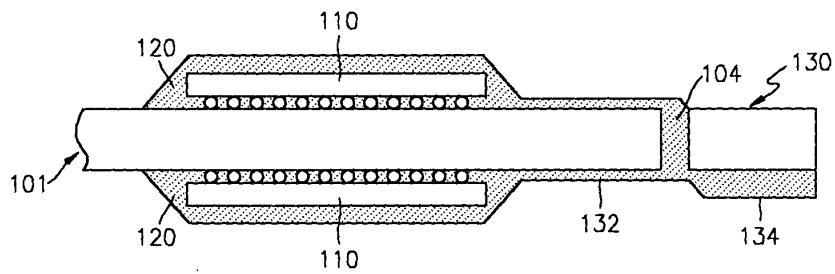
【도 6】



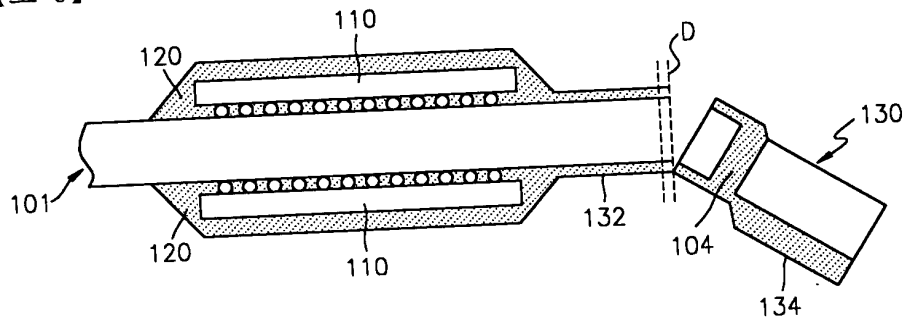
【도 7】



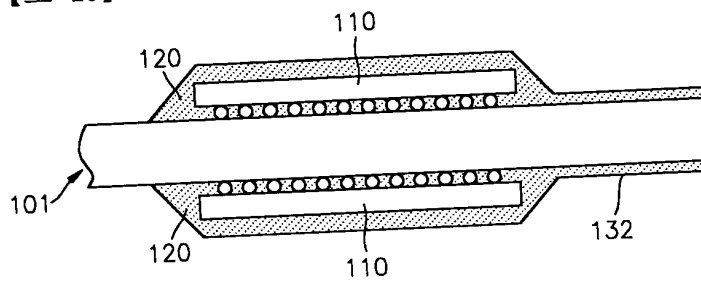
【도 8】



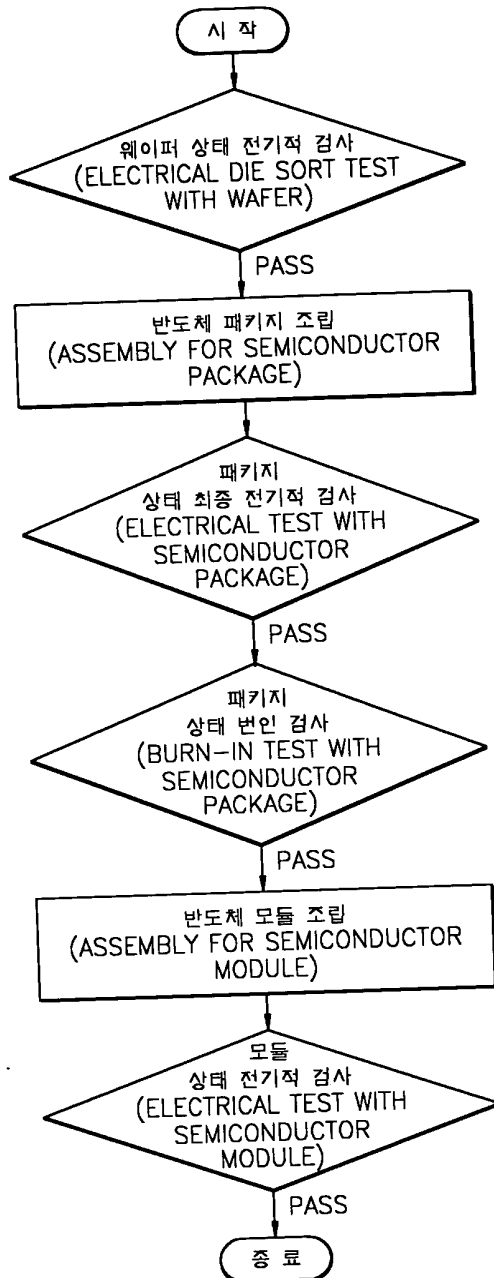
【도 9】



【도 10】



【도 11】



【도 12】

